

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000021313 A

(43) Date of publication of application: 21 . 01 . 00

(51) Int. Cl

H01J 11/02
H01J 11/00
H01J 17/04
H01J 17/49

(21) Application number: 10183144

(22) Date of filing: 30 . 06 . 98

(71) Applicant: FUJITSU LTD

(72) Inventor: YOSHIDA KENJI
HIRAKAWA HITOSHI

(54) PLASMA DISPLAY PANEL

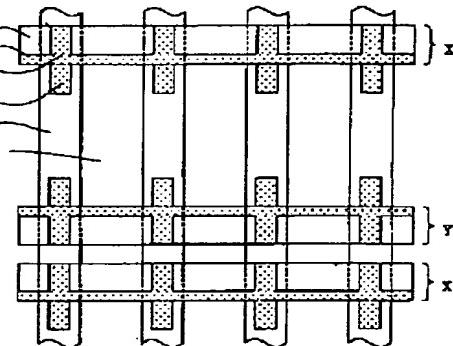
(57) Abstract:

PROBLEM TO BE SOLVED: To reduce resistance of sustained electrode pairs without reducing the opening ratio of a unit light emitting area by projecting the part where a metallic film of main electrode pairs arranged on a front side board crosses a barrier plate, toward at least adjacent discharge electrode pairs.

SOLUTION: Surface discharge main electrode pairs (sustained electrodes) X, Y composed of a transparent conductive film 41 and a metallic film 42 overlapping with this, are arranged on a front side board of board pairs forming a discharge space 30, and a barrier plate 29 in the direction for crossing the main electrode pairs X, Y is arranged in the discharge space 30. The transparent conductive film 41 is formed by patterning an ITO thin film, and the metallic film (a bus electrode) 42 is formed by steaming/patterning a three-layer structure of chroming/copper/chromium over the almost whole surface of the front side board. This metallic film 42 is formed so as to have the straight line part 42A having a uniform width overlapping with the outside end part of the transparent conductive film 41 and the projecting part 42B where the part crossing

the barrier plate 29 has a width narrower than the barrier rib 29.

COPYRIGHT: (C)2000,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2000-21313
(P2000-21313A)

(43)公開日 平成12年1月21日(2000.1.21)

(51)Int.Cl. ⁷	識別記号	F I	テマコード(参考)
H 01 J 11/02		H 01 J 11/02	B 5 C 0 4 0
11/00		11/00	K
17/04		17/04	
17/49		17/49	K

審査請求 未請求 請求項の数2 OL (全5頁)

(21)出願番号 特願平10-183144
(22)出願日 平成10年6月30日(1998.6.30)

(71)出願人 000005223
富士通株式会社
神奈川県川崎市中原区上小田中4丁目1番
1号
(72)発明者 吉田 健二
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内
(72)発明者 平川 仁
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内
(74)代理人 100072590
弁理士 井桁 貞一
Fターム(参考) 50040 BB02 DD01

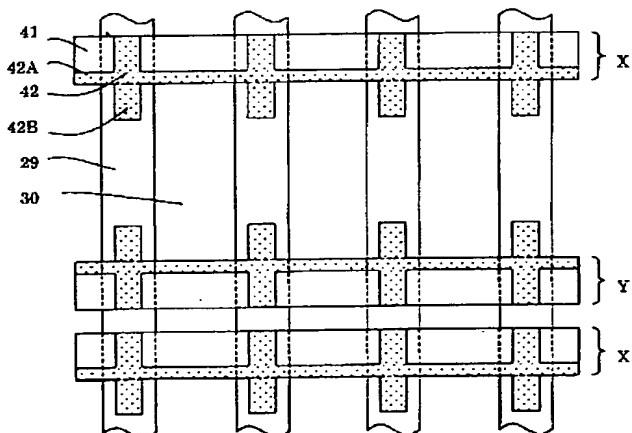
(54)【発明の名称】 プラズマディスプレイパネル

(57)【要約】

【課題】 面放電型プラズマディスプレイパネルに関し、単位発光領域の開口率を低下させることなく、面放電用の主電極の電気抵抗を低減することを可能にする。

【解決手段】 放電空間を形成する基板対の前面側基板上に、透明導電膜とそれに重なる金属膜とからなる面放電用の主電極対群を配置するとともに、前記主電極対と交差する方向の隔壁を当該放電空間内に配置したプラズマディスプレイパネルにおいて、前記主電極対の前記金属膜は、前記隔壁との交差部分が少なくとも隣接する放電電極対へ向かって突出するように形成されている。

本発明に係るPDPのサスティン電極の構造を示す図



【特許請求の範囲】

【請求項 1】 放電空間を形成する基板対の前面側基板上に、透明導電膜とそれに重なる金属膜とからなる面放電用の主電極対群を配置するとともに、前記主電極対と交差する方向の隔壁を当該放電空間内に配置したプラズマディスプレイパネルにおいて、

前記主電極対の前記金属膜は、前記隔壁との交差部分が少なくとも隣接する放電電極対へ向かって突出するようにならかれており、各サステイン電極X_i、Y_iのバス電極82は、外部の駆動回路と接続するために左右に振り分けられて画面領域Eから基板の端縁付近まで延長されており、画面領域Eの外側では配線に適した形状（折れ曲がった帯状など）にパターンニングされている。

10

【請求項 2】 前記金属膜の突出形状が、先端部に向かうほど狭くなる形状であることを特徴とする請求項1記載のプラズマディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、面放電型のプラズマディスプレイパネル（PDP）に関する、特に、大画面表示の面放電型PDPに関する。

【0002】

【従来の技術】面放電型PDPは、テレビジョンやコンピュータシステム用のカラー表示デバイスとして商品化されている。画面サイズは50インチに達しているものの、市場ではさらに大きな画面が望まれている。PDPは、周知のとおり電極などの構成要素を設けた一対の基板からなるフラット型表示デバイスであって、面放電型PDPは、輝度を確保するための放電における陽極および陰極となる一対の主電極を同一の基板上に平行配置し、基板面に沿った面放電を生じさせるように構成されたPDPである。主放電を隣接ラインどうしで共用する構造も知られているが、基本的には主電極はライン毎に一対ずつ配置され、その総数は2n（nはライン数）である。面放電型PDPでは、カラー表示のための蛍光体層を、主電極を設けた基板と対向する他方の基板上に設けることによって、放電時のイオン衝撃による蛍光体層の劣化を軽減することができる。蛍光体層を背面側の基板上に配置したものは「反射型」と呼称され、逆に前面側の基板上に配置したものは「透過型」と呼称されている。高輝度化の上では蛍光体層の前面側表面が発光面となる反射型が有利である。

【0003】反射型の面放電型PDPにおいて、主電極は前面側の基板上に配置される。表示光の遮光を避けるには、主電極を透明電極とする必要がある。しかし、ITO、ネサなどの透明導電材料の導電性は実用には不十分である。したがって、面放電型PDPでは、主電極として、透明導電膜と導電性を補う金属膜との積層体が用いられている。

【0004】図6は、従来の面放電型PDP60の主電極対の構造を示す平面図である。PDP60においては、マトリクス表示のライン毎に、一対の帯状の主電極（サステイン電極）X_i、Y_iが配置されている。これ

20

らサステイン電極X_i、Y_iは、それぞれが透明導電膜（透明電極）81とそれより幅の狭い金属膜（バス電極）82とからなる。縦横に放電セルが並ぶ画面領域Eの内部において、透明電極81およびバス電極82は直線帶状である。バス電極82は、遮光量をできるだけ少なくするため、透明電極81どうしの間隙（面放電ギャップ）Gと反対側の端縁に寄せて透明電極81に重ねられている。また、各サステイン電極X_i、Y_iのバス電極82は、外部の駆動回路と接続するために左右に振り分けられて画面領域Eから基板の端縁付近まで延長されており、画面領域Eの外側では配線に適した形状（折れ曲がった帯状など）にパターンニングされている。

【0005】

【発明が解決しようとする課題】従来のPDPでは、主電極対におけるバス電極により、その主電極対上にある複数の放電セルの放電に必要な電流を供給している。そのため、PDPの大画面化が進み、それにしたがい主電極対の長さ寸法も大きくなると、ますますバス電極に流れる電流値が大きくなり、バス電極の電気抵抗による電圧降下と、それに伴う印加電圧の低下を招き、画面全体での発光輝度の低下と、放電の不安定化が発生する。

【0006】また、PDPの大画面化によって1つの主電極対上の放電セルの数が増えることにより、発光させる放電セルの数が多い場合と、少ない場合の差が大きくなる。このため、1つの主電極対上の発光させる放電セルの数が多い表示の場合は、少ない場合の表示に比べて放電による電圧降下が多くなり、よって印加電圧の低下が激しく、放電セルの発光輝度が低くなってしまい、表示内容によって発光輝度のばらつきが発生してしまう。

【0007】これらの問題の解決方法として、バス電極の幅を広くしてバス電極の抵抗を低減する手法があるが、バス電極をスリット部（面放電を起こす部分）側に広げると、拡大したバス電極部分により放電セルの発光が遮られ単位発光領域内の透光部の割合である開口率が小さくなり、発光効率が低下してしまう。また、バス電極を逆スリット部（面放電を起こせない主電極対間の部分）側に広げると、スリット部での放電が逆スリット部まで広がってしまいアドレス電極の延長方向に隣接する放電セルとの間に放電干渉が発生してしまう。

【0008】この発明はこのような事情を考慮してなされたもので、単位発光領域の開口率を小さくさせずに、また、隣接放電セル間の放電干渉を発生することなく、バス電極の抵抗の低減を図ることを目的とするものである。

【0009】

【課題を解決するための手段】請求項1の発明に係わるプラズマディスプレイパネルは、放電空間を形成する基板対の前面側基板上に、透明導電膜とそれに重なる金属膜とからなる面放電用の主電極対群を配置するとともに、前記主電極対と交差する方向の隔壁を当該放電空間

50

内に配置したプラズマディスプレイパネルにおいて、前記主電極対の前記金属膜は、前記隔壁との交差部分が少なくとも隣接する放電電極対へ向かって突出するように形成されていることを特徴とするプラズマディスプレイパネルである。

【0010】請求項2の発明に係わるプラズマディスプレイパネルは、前記金属膜の突出形状が、先端部に向かうほど狭くなる形状であることを特徴とする請求項1記載のプラズマディスプレイパネルである。要するにこの発明は、バス電極の抵抗を低減させるべくバス電極の幅を広くする際に、放電が生じない隔壁との交差部にだけ隔壁で隠れてしまう大きさの突出部を設けることにより、単位発光領域の開口率を損なわないようにしたものである。

【0011】

【発明の実施の形態】図1は、本発明に係わるPDP10の内部構造を示す斜視図である。PDP10は、3電極面放電構造のAC駆動型のPDPであり、表示面側の前面ガラス基板11、横方向に互いに平行に隣接して伸びた面放電を発生させるための主電極対（サスティン電極）X、Y、サスティン電極対X、Yを被覆する誘電体層17、MgOからなる保護膜18、背面ガラス基板21、サスティン電極対X、Yと直交するアドレス放電発生用のアドレス電極A、アドレス電極Aを挟むように形成されているストライプ状の隔壁29、および所定発光色（R、G、B）の蛍光体層28R、28G、28Bなどから構成されている。

【0012】内部の放電空間30は、隔壁29によってサスティン電極対X、Yの延長方向に単位発光領域毎に区画されている。また、この放電空間30には、蛍光体層28に対する紫外線励起のための放電ガスが封入されている。PDP10では、図のように1つの画素（ピクセル）に対応づけられた3つの単位発光領域のそれぞれにおいて、スキャン電極として用いられる一方のサスティン電極Yと、データ電極であるアドレス電極Aとの交差部に表示または非表示を選択するための選択放電セルが画定され、選択放電セルの近傍におけるサスティン電極対X、Yの間に主放電セル（面放電セル）が画定される。

【0013】蛍光体層28は、面放電によるイオン衝撃を避けるために、サスティン電極対X、Yが設けられている前面ガラス基板11の反対側の背面ガラス基板21上の隔壁29の間に誘電体層表面および隔壁の側面を覆うように設けられており、主放電セルの面放電で生じる紫外線によって励起されて発光する。蛍光体層28の表面層（放電空間30と接する面）で発光した光は、保護層18、誘電体層17および前面ガラス基板11などを透過して、表示面から外部へ射出される。

【0014】なお、PDP10では、3つの単位発光領域に対応する各蛍光体層28の発光色は順に赤（R）、

緑（G）、青（B）とされている。表示に際しては、まず、例えば表示面の全面の書き込みとして、全てのサスティン電極対について一方のサスティン電極Xに放電開始電圧を越える電圧を印加して、単位発光領域EUで一齊に面放電（誘電体層17の表面方向の放電）を生じさせる。面放電が生じると、印加電圧と逆の極性の壁電荷が各サスティン電極対X、Y上の誘電体層17に蓄積する。次に、他方のサスティン電極Yに放電開始電圧より低い放電維持電圧を印加した状態で、表示パターンに応じて選択したアドレス電極Aとの間のアドレス放電を生じさせる。このアドレス放電により適当な電荷蓄積状態が形成される。

【0015】その後、各サスティン電極対X、Yに対して交互に放電維持電圧を印加する。これにより、所定量の壁電荷が蓄積している単位発光領域EUにおいて、放電維持電圧の印加毎に強い発光が生じる。このとき、放電維持電圧の印加の周期を適当に選ぶことによって輝度を調整することができる。図2に示されているように、本発明の特徴であるサスティン電極対X、Yは、ITO薄膜をパターンニングして透明導電膜（透明電極）41を形成し、その後に、例えば、クロムー銅ークロムの3層構造の金属薄膜を前面ガラス基板11のほぼ全面に蒸着し、それをフォトグラフィでパターンニングすることによって形成される。ここで、透明電極41の平面形状は一様な幅の帯状であるが、金属膜（バス電極）42は本発明の特徴にしたがって、隔壁29と交差する部分が他の部分に対して突出する形状にされている。

【0016】すなわち、バス電極42は、透明電極41の外側端部に重なる一様な幅の直線部42Aと、隔壁29との交差部に設けられた、隔壁29より狭い幅の突出部42Bとからなる。バス電極42の突出部42Bは、隣接するサスティン電極に対して影響を与えない程度まで突出させることができあり、具体的には、スリット側（放電を起こす側）は透明電極の幅を越えない長さ、逆スリット側（放電を起こさせない側）は隣の放電セルとの間で放電結合が生じない程度の長さに設定できる。このバス電極42の突出部42Bにより、バス電極42の抵抗を低減することができる。

【0017】なお、バス電極42を暗色にして光吸収性を持たせれば、バス電極42の直線部42Aと突出部42Bとは平面視形状が放電セルを囲むような黒格子形状となるので、いわゆるブラックマトリクスとして機能させることができる。図3は、本発明に係わる第二実施例のPDPのサスティン電極対X、Yの構造を示す平面図である。

【0018】先の実施例（第一実施例）のサスティン電極対X、Yのバス電極42では同一幅の突出部42Bを設けていたが、第二実施例のサスティン電極対X、Yのバス電極42oに設けられた突出部は、先端部分に向かうほど幅が狭くなるよう形成されている。これにより、

PDPの組立ての際、バス電極42oの位置合せ要求精度を低減することができる。

【0019】また、図4および図5は、本発明の第三実施例、第四実施例に係わるサスティン電極X、Yの構造を示す平面図である。第三実施例のサスティン電極対X、Yのバス電極42pは、スリット側の突出部を逆スリット側の突出部よりも短く形成し、第四実施例のサスティン電極X、Yのバス電極42qは、スリット側の突出部を形成していない。これらの実施例では、突出部による放電セルの影響が少なくできる。

【0020】なお、本発明は上述の実施例に限定されるものではない。

【0021】

【発明の効果】本発明によれば、単位発光領域の開口率を低下させることなく、サスティン電極対の抵抗を低減することが可能であるので、大型表示のPDPにおいても表示品質を向上させることができる。

【図面の簡単な説明】

【図1】本発明に係わるPDPの内部構造を示す斜視図である。

【図2】本発明に係わるPDPのサスティン電極の構造

を示す平面図である。

【図3】本発明に係わる第二実施例のPDPのサスティン電極の構造を示す平面図である。

【図4】本発明に係わる第三実施例のPDPのサスティン電極の構造を示す平面図である。

【図5】本発明に係わる第四実施例のPDPのサスティン電極の構造を示す平面図である。

【図6】従来の面放電型PDPのサスティン電極の構造を示す平面図である。

10 【符号の説明】

10、60・・・PDP (プラズマディスプレイパネル)

11、21・・・ガラス基板

29・・・隔壁

30・・・放電空間

41、81・・・透明導電膜 (透明電極)

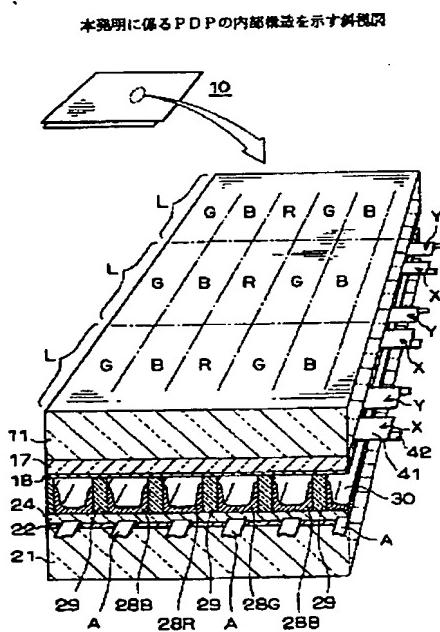
42、52a、52b、52c、82・・・金属膜 (バス電極)

A・・・アドレス電極

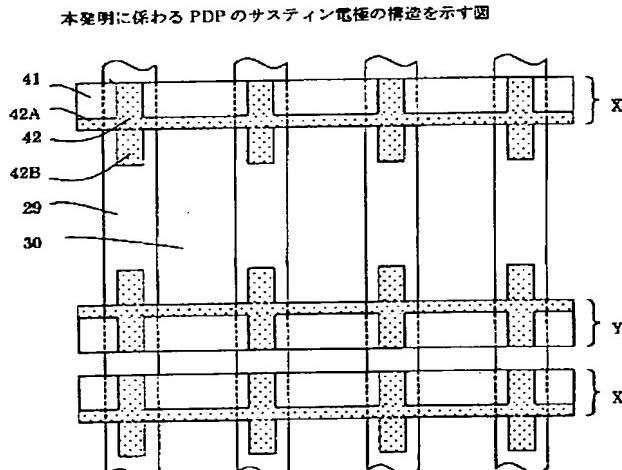
E・・・表示面

X、Y・・・主電極対 (サスティン)

【図1】

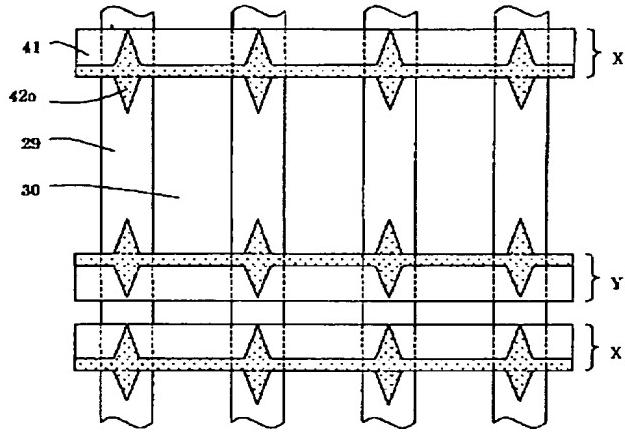


【図2】



【図3】

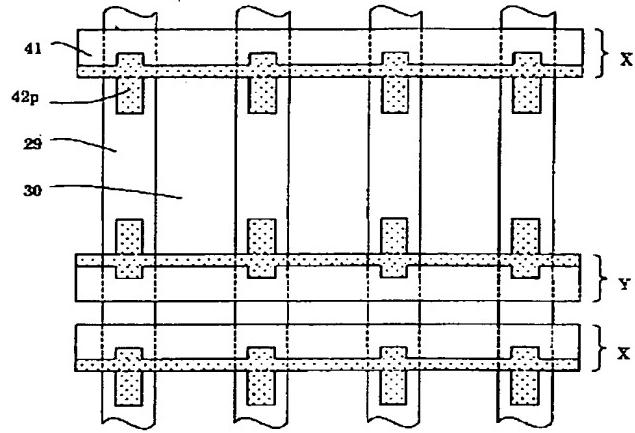
本発明に係る第二実施例のPDPのサスティン電極の構造を示す平面図



【図5】

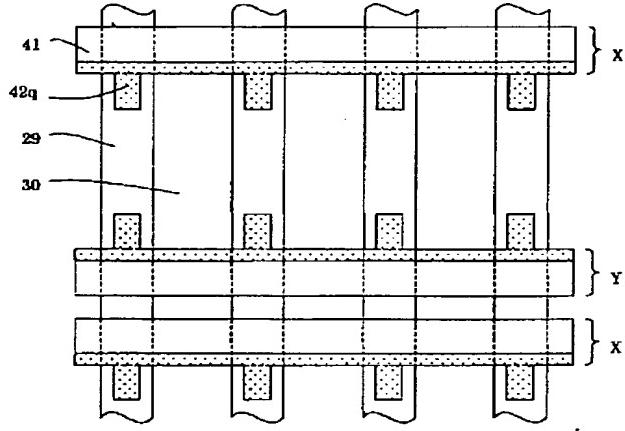
【図4】

本発明に係る第三実施例のPDPのサスティン電極の構造を示す平面図



【図6】

本発明に係る第四実施例のPDPに於けるサスティン電極の構造を示す平面図



従来の面放電型PDPのサスティン電極の構造を示す平面図

